

مشروع تخرج الفرقة الرابعة  
هندسة الالكترونيات والاتصالات الكهربائية (٢٠٢٢-٢٠٢٣)

## المشروع رقم (١)

اسم المشروع (باللغة العربية) :

اسم المشروع (باللغة الانجليزية): 5G antenna array design, analysis and optimization using machine learning algorithms

البرنامج المستخدم لبناء المشروع: CST, HFSS and MATLAB.

نبذة عن المشروع:

The research presents a micro strip patch antenna array for future 5G-communication technology specially for mobile data applications to work on millimeter wave frequencies, it also shows the effect of using machine learning algorithms like particle swarm optimization technique on the design results.

أعضاء فريق العمل :

الدرجة	رقم الكشف	اسماء فريق العمل	م
		محمد علي الشاملي علي.	١
		أحمد سمير محمد علي.	٢
		عبد الرؤوف عبد الرحمن عبد الرؤوف يوسف.	٣
		يوسف اميل يوسف عبد الله	٤

تحت اشراف/

أ.م.د./ نهى عبد السلام الشلبي.  
د./ شامية غمري السيد الشريبي.

مشروع تخرج الفرقة الرابعة  
هندسة الالكترونيات والاتصالات الكهربائية (٢٠٢٢-٢٠٢٣)

## المشروع رقم (٢)

اسم المشروع (باللغة العربية) :

اسم المشروع (باللغة الانجليزية): Design and implementation of (feeding network + Antenna) for satellite communication

البرنامج المستخدم لبناء المشروع: CST, MATLAB, ALTIUM.

نبذة عن المشروع:

We are going to design (1X4 feeding network + antenna) which is an array antenna for S-Band (2 to 4 GHZ) satellite communication system (2.4 GHZ). We will use array antenna instead of single antenna because it is mainly used to increase gain, increase directivity, maximize SNR over single antenna.

أعضاء فريق العمل :

الدرجة	رقم الكشف	اسماء فريق العمل	م
		عمر خالد محمد عبد المقصود.	١
		مصطفى محمود عبد الله علي عبد الله.	٢
		فوزي نسيم فوزي وهبة.	٣
		منى محمد إبراهيم البوهي.	٤
		نسمة رزق محمد طه أحمد.	٥
		ولاء احمد عبد العزيز محمد بيومي.	٦

تحت اشراف/

أ.م.د./ إبراهيم فتحي العشري.

مشروع تخرج الفرقة الرابعة  
هندسة الالكترونيات والاتصالات الكهربائية (٢٠٢٢-٢٠٢٣)

### المشروع رقم (٣)

اسم المشروع (باللغة العربية) :

اسم المشروع (باللغة الانجليزية): .Design phase locked loop

البرنامج المستخدم لبناء المشروع:

نبذة عن المشروع:

The phase locked loop circuit is an electronic circuit that used to synchronize the output signal with a reference signal, by making the phase between two signal equal to zero, then the system will be locked. This circuit is negative feedback system therefore, this must be taken into account during design by preventing the system from converting to the positive feedback system, because of the positive feedback system is unstable system, we will do that by making phase margin bigger than gain crossover.

أعضاء فريق العمل :

الدرجة	رقم الكشف	اسماء فريق العمل	م
		السعيد أحمد نادر السعيد.	١

تحت اشراف/

د./ عماد الشاذلي.

مشروع تخرج الفرقة الرابعة  
هندسة الالكترونيات والاتصالات الكهربائية (٢٠٢٢-٢٠٢٣)

### المشروع رقم (٤)

اسم المشروع (باللغة العربية) :

اسم المشروع (باللغة الانجليزية): .Train communication system using relay

البرنامج المستخدم لبناء المشروع.

نبذة عن المشروع:

Our project aim to solve the communication problem in the train communication system.

To overcome the accident between the several train communication systems, we suggest to use a relay station between the two trains base station. The relay can avoid this problem by send alarm message to the second train base station and change the track of the train to avoid accidents .The relay communication systems has three types: amplify and forward relay (AAF), decode and forward relay(DAF) and Compress and forward relay (CAF).

The simulation results will introduce the improvement in the train communication system using the three different types of relay .The enhancement of the SNR is illustrated using the relay system.

أعضاء فريق العمل :

الدرجة	رقم الكشف	اسماء فريق العمل	م
		أحمد محمد فؤاد أبو شعيشع.	١
		محمد فرج عبد اللطيف ربحان.	٢
		عبد الرحمن علي حلمي بطاح.	٣
		محمود احمد مبروك عبد الجيد.	٤
		محمد محمود علاء الدين مطاوع.	٥
		احمد شوقي محمد مرعي.	٦

تحت اشراف/

د./رنا غلاب.